

Information transmission system utilizing at least two channels in redundancy mode

Publication number: CN1146102

Publication date: 1997-03-26

Inventor: BISSON FREDERLC (NL)

Applicant: PHILIPS ELECTRONICS NV (NL)

Classification:

- international: H03M13/27; H04B1/74; H04L1/22; H04L1/00;
H03M13/00; H04B1/74; H04L1/22; H04L1/00; (IPC1-7):
H04B1/38

- European: H03M13/27; H04B1/74; H04L1/22

Application number: CN19961010419 19960523

Priority number(s): FR19950006137 19950523

Also published as:

EP0744847 (A1)
US5835483 (A1)
JP9036845 (A)
EP0744847 (B1)
DE69635095T (T2)

[more >>](#)

[Report a data error here](#)

Abstract not available for CN1146102

Abstract of corresponding document: **EP0744847**

The system includes a transmitter (1) which has a circuit (40) to divide the information into blocks. An error detection code is allocated (42) to each block. The signal is divided and a delay is introduced (8). The delay is determined by a circuit comprising two integrators which detect impulse noise by calculating the proportion between the number of faulty blocks and the total number observed in an integration period. The delay determination circuit is located at the receiver and information is sent back on a return channel. The receiver also has circuits (32,33) which analyse the error codes and provide an indication of a faulty block, for use by a control (35) of the switching circuit (22).

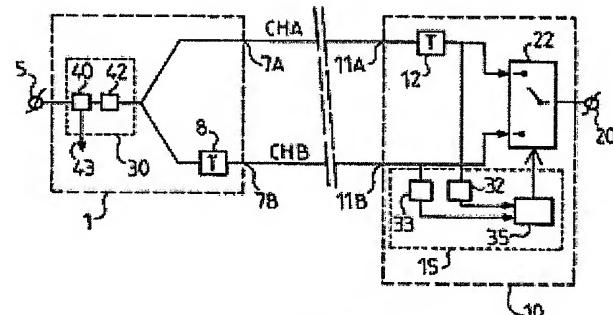


FIG. 1

Data supplied from the **esp@cenet** database - Worldwide

D3

JP-H09-36845-A

[19]中华人民共和国专利局

[51]Int.Cl⁶

H04B 1/38



[12]发明专利申请公开说明书

[21]申请号 96110419.8

[43]公开日 1997年3月26日

[11]公开号 CN 1146102A

[22]申请日 96.5.23

[30]优先权

[32]95.5.23 [33]FR [31]9506137

[71]申请人 菲利浦电子有限公司
地址 荷兰艾恩德霍芬

[72]发明人 F·比森

[74]专利代理机构 中国专利代理(香港)有限公司

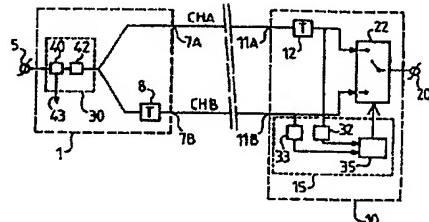
代理人 邹光新 王岳

权利要求书 2 页 说明书 10 页 附图页数 5 页

[54]发明名称 以冗余模式采用至少两个信道的信道发送系统

[57]摘要

在冗余模式下实现至少两个信道的信息发送系统。该发送系统使用两个信道 (CHA, CHB)。它包括：发送装置 (1)，具有用于接收发送信息的输入口 (5)，与所述信道相连用于广播发送信息的输出口 (7A, 7B)，与所述口其中之一相连用于延迟发送信息的第一发送延迟元件，接收装置 (10)，具有接收来自所述信道的信息信号的口 (11A, 11B)，用于测量不同信道品质的测量电路 (15)，用于选择一个所述信道的网络电路 (22)。在发送装置设置用于将发送的信息分成块的分离电路 (40)，和用于将错误检测码分配给每一个块的分配电路 (42)，而在接收装置 (10)，设置产生网络电路 (22) 的错误块指示的错误码分析电路。



权 利 要 求 书

1. 以冗余模式使用至少两个信道的发送系统,该系统包括:
 发送装置,具有用于接收发送信息的输入口,与所述信道相连的
 用于广播发送的信息的输出口,与所述口其中之一相连的用于延迟
 发送的信息的第一发送延迟元件,
 接收装置,具有从所述的信道接收信息信号的口,用于测量各个
 信道的质量的测量电路从所述信道选择一个信道的网络电路,
 该系统特征在于,在发送装置侧提供用于将发送的信息划分成
 块的划分电路, 和将错误检测码分配给每一个块的分配电路, 而在
 接收装置侧,提供产生错误块的指示的错误码分析电路。
2. 根据权利要求 1 所述的系统,其特征在于,有与其他输出口相
 连的第二发送延迟元件,与每一个所述延迟元件相连的延迟控制装
 置,从接收装置到发送装置的返回信道,
 延迟确定电路, 用来以质量分析电路提供的一个质量测量值为
 函数, 通过所述返回信道引导所述的延迟控制装置。
3. 根据权利要求 1 或 2 所述的系统,其特征在于:延迟确定电路
 还包括两个积分器 $\gamma_{0,0}$ 和 $\gamma'_{0,0}$,该积分器用于通过计算在给定的积
 分区间观测到的同时出现错误块的数目和全部错误块的数目之间
 的比例来确定脉冲噪声的出现。
4. 根据权利要求 1 至 3 其中之一所述的系统,其特征在于,延迟元
 件为可变的并且延迟确定电路指示该延迟的持续时间。
5. 根据权利要求 4 所述的系统,其特征在于,分析电路产生性能
 指示,延迟确定电路还包括一组积分器 $C_{k,1}$,对于不同的延迟元件的
 各值预测各性能改进并由此用于确定要施加的最佳延迟值。
6. 根据权利要求 4 或 5 所述的系统, 其特征在于,对于具有确定
 的持续时间的块, 可变的延迟元件以等于每一块的持续时间的值为
 一级来变化。

7. 用于权利要求 1 至 6 其中之一所述的系统的发送装置, 包括:

用于接收发送信息的输入口, 与所述信道相连用于广播发送信息的输出口, 与所述口之一相连用于延迟发送信息的第一发送延迟元件, 与其他输出口相元件的第二发送延迟元件, 及与每一个所述的延迟元件相连的延迟控制装置。

8. 用于权利要求 1 至 6 其中之一所述的系统的接收装置, 包括:

用于从所述的信道接收信息流的入口, 用于测量各信道品质的测量电路, 用于选择至少一个所述的信道的转接电路, 与转接电路相连用于产生发送信息流的输出口, 延迟确定电路, 以质量分析电路产生的质量测量值为函数, 所述控制信道引导所述延迟控制装置。

说 明 书

以冗余模式采用至少两个 信道的信息发送系统

本发明涉及用冗余模式使用至少两个信道的发送系统，该系统包括：

发送装置，具有用于接收待发送的信息的输入口，与所述的信道相连的用于广播待发送的信息的输出口，与所述的口之一相连的用于延迟待发送的信息的第一发送延迟单元。

接收装置，具有用于从所述的信道接收信息信号的口，用于测量不同信道的质量的测量电路，用于从所述的信道中选择其中一个信道的网络电路。

这样的系统在希望通过避免错误并提供一定的抗扰特性来获得良好的发送质量的电信领域具有重要应用。

美国专利 N 3409,875 描述过一个这种类型的系统。根据这个已知技术，产生延迟 T 的延迟单元永久与发送装置的输出口之一的相连，而接收装置的输出口与信道之一相连。质量测量电路通过比较来自两个信道的信号进行分析，并且一旦发出差异的信号，接收装置的输出口就在固定的一段时间 T 内与作为备用信道的另一信道相连。这样，集中小于 T 的时间间隔和同时影响各信道的干扰有效地得到了抑制。然而，当信道产生一个变化的延迟来发送并且通过信道发送的信号的延迟不能预知时这种系统就不再适用，因为不可能通过符合计数器分析信息质量。此外，当备用信道与输出口相连时该系统不能消除发生在备用信道上的差错。

本发明提出一种在本文开头部分所述的不存在这种缺陷的类型的系统。

因此，上述这种系统的特征是：在发送装置一侧，提供具有将发

送的信息分成块的划分划电路,及对于这些块中的每一个划分一个差错检测码的分配电路,而在接收装置的一侧,提供具有产生一个差错块的指示的差错码分析电路。

在阅读了下文描述的实施例进行阐述,本发明的这些和其他方面将变得更清楚。

图 1 是根据本发明的一个系统的第一实施例;

图 2 是根据本发明的第一个方面,说明如何构成待发送的信息;

图 3 是根据本发明的一个系统的第二优选实施例;

图 4 是根据该优选实施例,说明如何构成待发送的信息;

图 5 是作为图 4 所示的系统的一部分的发送装置的细节,

图 6 是构成根据本发明的一个系统的一部分的延迟确定电路的说明性的实施例,

图 7 是根据本发明的一个系统的另一实施例,和

图 8 是构成根据图 7 所示的本发明的一系统的一部分的延迟确定电路的说明性实施例。

图 1 中的根据本发明系统由一个发送装置 1 构成,该装置具有用于接收发送信息的口 5,用于在信道 CHA 和 CHB 产生相同的发送信息的两个口 7A 和 7B,一个插入到信道 CHB 的路径上的延迟元件 8,用于将该信道上的信息流延迟一个周期 T。

该系统也可以由接收装置 10 构成,该装置具有用于接收来自信道 CHA 和 CHB 的发送信息的口 11A 和 11B。该系统还包括一个用于恢复由延迟元件 8 产生的延迟的接收延迟元件 12,一个质量测量电路 15,该电路的输入端接收发送的信息流并且根据这种测量确定哪一个信道将被连接到输出口 2。因此电路 15 包括一个转换设备 22。

根据本发明,如图 1 所示的发送系统包括在发送装置中的一个用于插入错误检测码的码插入电路 30,而质量测量电路 15 由两个其输入接收来自信道 11A 和 11B 的信息流的差错码分析电路 32 和 33。根据检测的差错,控制电路 35 通过影响开关电路 22 确定哪一

一个信道连接到输出 20。电路 30 由根据口 5 接收的信息形成块的划分电路 40, 及计算电路 42 构成, 计算电路 42 形成与划分电路 40 产生的每一个块有关的循环冗余码。指示块开始的信号出现在输出端 43 上。

图 2 表示检测码如何插入来自口 5 并被发送的信息流。该图中的 At 以图表方式表示例如用连续信息表示的要发送的信息。信息被分为块:BL(i),BL(i+1),BL(i+2),BL(i+3)… 对于这些块中的每一个分别分配给一个循环冗余码 CRC(i-1),CRC(i),CRC(i+1),CRC(i+2)… 通过在接收端计算这些码并将其与被发送的进行比较, 能容易地检测出包含至少一个差错的块。

这样, 根据本发明的这种测量, 不仅能保证在小于周期 T 的一段时间内免于产生来自信道 CHA 和 CHB 的差错包的脉冲形式的干扰, 而且, 可以逐块的形式从接收器的输出中确定并分接发送无差错信息的信道,

图 3 表示本发明的第二个系统。与图 1 中相同的元件标记相同的参考符号。该系统构成一个双向链路上, 双向键路使其可能在位置 A 和位置 B 之间交换信息流。从位置 A 发送的信息流输送到口 5 而从位置 B 发送的信息流送到口 5'。在这些位置接收的信息流在口 20 反馈给位置 B 而在口 20' 反馈给位置 A。这些位置通过信道 CHA 和 CHB 沿从位置 A 到位置 B 方向连接而通过信道 CHA' 和 CHB' 沿相反方向连接。在不脱离本发明的范畴的情况下, 还可用任意类型的信道从位置 A 到位置 B 发送信息流。例如, 有可能不使用相同类型的信道。然而, 在本文描述的实例范围及为简化说明, 全部的发射和接收装置假定具有相同的结构。

信道 CHA 和 CHB 将作为位置 A 一部分的发送装置 100 与作为位置 B 一部分的接收装置 110 相连接。信道 CHA' 和 CHB' 将位置 B 的第二发送装置 200 与位置 A 的第二接收装置 210 相连接。应当注意到特别是信道 CHA 和 CHB, 也可能从某种构形使用一个可补偿因由于使用图 1 系统造成的影响的网络 112。例如, 在这种情况下, 对

于一个具有 2 兆比特/秒速率的链路,当每一个信道被分成一组由铜发送器部分 S1(如 HDSL 部分),包括 SDH 型(如 VC12)的网络 112 的发送路部分 S2,和第二铜发送器部分 S3(HDSL)构成的部分时,如果同步网络 112 补偿由信道 CHB 上的发送装置 100 产生的延迟,在图 1 中通过相对于信道 CHB 的信道的 CHA 来表示,两个信道在第二部分 S3 的起始处进行相位对准(或大约对准)。因此很可能发生这种情形,因为最优延迟 T 和由同步网络产生的延迟的差值一般是同一数量级,即,几毫秒。因此,在第二部分 S3(HDSL)由噪声产生的错误不能以脉冲形式被掩盖。

为解决这个问题,根据本发明,在图 3 所示的系统,延迟元件 212 和 214 配置在发送装置 100 并分别具有禁止控制器 222 和 224,禁止控制器以决定这些延迟元件是否短路的开关电路形式来表示。延迟元件 212,214 经调制电路 226 和 228 分别与信道 CHA 和 CHB 相连,调制电路通过可能的信道产生延迟。禁止控制电路 230 控制这些短路。为实现这些短路,电路 230 由禁止信息信号 CT 控制,禁止信息信号 CT 在接收装置 110 处理并由信道 CHA' 和 CHB' 构成的返回信道发送。该禁止信息信号由延迟确认电路 235 特别根据信道 CHA 和 CHB 发送的信息流的相移产生。相移值由其两个输入接收信道 CHA 和 CHB 发送的信息流的相移测量电路 250 测量。延迟确认电路 235 在其输出 236 产生被送至多路复用器 255 的禁止信息信号,该多路复用器多路传输该信号和口 5' 发送的信号,这样该信息经发送装置 200 被发送并通过信道 CHA' 和 CHB' 到达位置 A 的禁止控制电路。

为确认该信息信号 CT,首先有必要测量存在于每一个信道发送的信息流之间的相位。因此,将码数 NBL(i),NBL(i+1),NBL(i+2),NBL(i+3)… 分配给由分离电路 40 处理的每一块。这些码数由计数输出 43 的信号的模数-N 计数器 258 产生。这些数字插入多路复用器 260 发送的信息。计算电路 42 计算多路复用器 260 输出的任意信息信号的错误修正码。如图 4 所示,该图表

示了信道 CHA' 和 CHB' 上的信息信号的发送结构。在对称的双向发送的情况下指示块与装置 200 和装置 210 之间的信息的交换有关。如果有非对称发送信息信号, CT 的结构将不同。相移测量电路 250 通过测量分开两信道 CHA 和 CHB 上的类似块的外形的时间来确认该相位。

图 5 详细表示接收装置 110。

首先它包括两个完成与电路 226 和 228 相反的操作并被分别分配给信道 CHA 和 CHB 的解调电路 301 和 302。图 5 详细表示了误码分析电路 32 和 33。电路 32 由误码计算电路 310 和码比较电路 311 构成, 码比较电路将电路 310 计算的码和电路 42 计算的发送码进行比较并根据分路器 320 的输出重新构造。分路器 320 也将有效数据, 块 BL(i) 输入到可变延迟元件 325 并将块数字 NBL(i) 输入到电路 250。确认是否为块的差错状态的电路 311 输出的比较信息被送到与元件 325 具有相同单元数的第二可变延迟元件 333。元件 325 输出的信息流在输入开关电路 22 之前通过延迟元件 335 有序地延迟。对于信道 CHB 也存在同样的元件。这样元件: 350, 351, 360, 365, 373 和 375 可与元件 310, 311, 320, 325, 323 和 335 进行比较。

电路 390 根据分路器 320 和 360 中恢复的信号产生指示其输出 391 的块的起始的信号 H'b1。这些信号对应于元件 325 和 365 的输出上的相位一修正块。经电路 250 获得相位修正, 电路 250 确定由元件 325 和 365 产生的延迟, 特别是由元件 333 和 373 产生的延迟, 以便在延迟元件 335 和 375 的输入处使信息流进行相位对准。

假定信道 CHB 产生延迟。如果它被表示为:

T_A 是在电路 226 的输入和电路 301 的输出之间的信道 CHA 的传送时间,

T_B 是在电路 228 的输入和电路 302 的输出之间的信道 CHB 的传送时间,

电路 250 确定加到元件 325 和 333 的延迟 T_1 和加到元件 365

和 373 的延迟 T_2 , 则 $T_A + T_1 = T + T_B + T_2$ 并且 T_2 可能为最小。只要 $|T + T_B - T_A| < N'$ 就可能进行相位校正, 这里 N' 等于 $N/2$ 的整数部分。

在这些块脱离所述的延迟元件之前, 延迟元件 335 和 375 使控制电路 35 有时间来确定块的状态。

有关冗余信道的转接问题可以参考欧洲专利 EP 0454249 和 EP 0454246。如前所述, 延迟确定电路 235 根据已经讨论过的相移测量确定延迟元件 212 或 214 短路。这就产生发送到发送装置 100 的信息 CT。

如果被延迟的信道, 例如, CHB, 它在发送装置 1 被延迟 T , 而最后在电路 250 中测得的延迟与信道 CHA 相比不到 T , 则 S2 部分的发送网络补偿由发送装置 1 产生的延迟。在这种情况下, 延迟确定电路 235 发命令到禁止元件 214 并由此启动元件 212。如果不这样, 延迟确定电路 235 保持命令禁止元件 214 并由此启动元件 212。

为选择延迟, 需要在希望掩盖的错误包和实行最短可能发送延迟的双向链路的服务规范之间达成折衷。此外, 仅在分布网络的确定的线路才注意到脉冲噪声的出现。为了仅在必要的情况下输入一个延迟, 有可能在实现阶段和进行链路限定阶段期间测量脉冲噪声。然而, 实现这种测量的费用过高。另外, 脉冲形式的噪声仅来自一天的特定期间出现的电磁活动。当用户的使用能消除发送延迟的偶然变化时, 期望仅在存在脉冲噪声的期间使用延迟。

图 6 以图表表示的延迟确认电路 235 的一个实施例有可能通过检测脉冲噪声的出现来实现输入延迟的自动化以便启动或禁止延迟 T 的命令送至适当的信道。通过在积分期间 T_i 比较同时出现的错误块与全部错误块数目的比例来检测脉冲噪声的出现, 而高比例是脉冲噪声出现的标志。

来自电路 311, 表示为 $EA(t)$ 的信道 CHA 上的接收块的状态和来自电路 351, 表示为 $EB(t)$ 的在信道 CHB 上的块的状态用作图 6 中标记为 $\gamma_{0,0}(t)$ 和 $\gamma'_{0,0}(t)$ 的两个积分器的输入参数。

$\gamma_{0,0}(t)$ 计数由表示为 400 的"逻辑"与门执行的操作和根据

EA(t)和 EB(t)的状态计算的操作得到"1"的数目，其规则为当所述的块为差错时块的状态具有值"1"。

$\gamma'_{0,0}(t)$ 使用由门 402 执行的"异或"功能。

这样每一个积分器在时刻 t 产生的值以下列方式表示：

$$\gamma_{0,0}(t) = 2 \times \int_{t-T_i}^t [EA(x) \cdot EB(x)] dx$$

$$\gamma'_{0,0}(t) = \int_{t-T_i}^t [EA(x) \oplus EB(x)] dx$$

这里 - 表示逻辑与
⊕ 表示异或

和 $\gamma_{0,0}(t)$ 测量在 S3 部分同时出现错误的块的数目。

积分 T_i 的间隔为接收器的配置参数。该间隔越大，延迟确定电路 235 启动或禁止延迟 T 的频率越低，而在电路 250 将两信道 CHA 和 CHB 再一次调为同相的必要时间期间值 T 的变化导致发送服务的中断。在时刻 t，在 T_i 期间同时发生错误块的比例 $Pe(t)$ 由下面结果产生：

$$Pe(t) = \frac{\gamma_{0,0}(t)}{\gamma_{0,0}(t) + \gamma'_{0,0}(t)}$$

在 T_i 期间的相位初始化之后，在禁止延迟的信道 CHA 或 CHB 之间作出选择的起始和在积分器初始化为"0"的起始，通过下面的方法使用积分器来决定是启动或禁止延迟 T：

只要脉冲噪声的效果保持低于阈值 R_i ，延迟确定电路将延迟 T 变为 0。只要 $Pe(t) < R_i$ ，就校验该条件。 R_i 是接收装置 110 的配置参数。

如果超过阈值 R_i ，那么延迟确定电路 235 将延迟固定为 T 直到 Pe 再变为小于 R_i 为止。当位置 B 的接收装置 110 设计为具有以链

路上的用户观察到的发送性能为特征的值(T_i, R_i)时上面描述的方法有可能以最佳方式激活延迟 T 。相同的方法适用于装置 200 和 210 构成的耦合。

电话分布网络上的线路的脉冲噪声的统计研究(参考,"存取网络的宽带脉冲噪声测量"J.W.Cook,BT Technol,Vol, 11 Nr.3,7, 1993)表明较大部分的差错包具有小于 2ms 的持续时间。对于特定的按照 ITU 的建议 G 704 以 2 兆比特/秒帧的传输服务的 HDSL 发送情况下, 这里每块的持续时间为 1ms, 因此在 1 和 3ms 之间进行最佳延迟的选择。

图 7 表示本发明的设置 3 可自动选择加到发送端的延迟的装置值的一个系统的另一实施例。在该系统延迟元件 212 由信道 CHA 的延迟元件 $212_1 \cdots 212_M$ 的级联混合构成而元件 214 由信道 CHB 的延迟元件 $214_1 \cdots 214_M$ 的级联混合构成。每一个这些元件产生一个等于块持续时间的延迟 τ , 这样, 由这些元件 212 和 214 产生的延迟以 τ 为一级从 0 到 $M\tau$ 变化。 $M\tau$ 对应于错误取消功能的最大允许延迟。

上述工作原理是, 如果用块 1, 2, 3, …… 的持续时间来减少延迟, 则可预测获得怎样的改进。如果这些预测的结果不满足的话, 则预测机构寻求以块 1, 2, 3, …… 的周期增加延迟效果。当各帧的块尺寸相对错误包的长度较小时, 预测的准确度较大。其机理可通过图 8 所示的延迟确定电路 435 以下面的方式实现并可以与图 6 所示的电路 235 进行比较。该方法通过特别考虑到由后面描述的积分器产生的信息流的电路 455 实现。

来自比较器 311, 通过元件 333, 表示为 $EAk(t)$ 的信道 CHA 上的接收块的状态通过由 M 单元组成的移位寄存器 410。来自比较器 351, 通过元件 373, 表示为 $EBk(t)$ 的信道 CHB 上的接收块的状态通过与寄存器 410 同样尺寸的移位寄存器 420。这些寄存器在电路 390(图 5)产生信号 $H'b1$ 被同步移位。

单元中获得的值用作图 8 中表示为 $Ck,1(t)$ 和 $Ck,2(t)$ 的一组符

合积分器的输入参数,在时刻 t 表示为:

$$C_{k,l}(t) = \int_{t-T_i}^t [EA_k(x) \cdot EB_l(x)] dx$$

和

$$C'_{k,l}(t) = \int_{t-T_i}^t [EA_k(x) \oplus EB_l(x)] dx$$

通过下面的方法使用全部积分器来确定在时刻 t 具有值 $m\tau$ 并且当信道 CHB 处在发送模式时应该输入的最佳延迟 T 的值。

只要脉冲噪声效果保持小于阈值 R_i , 电路 435 将延迟 T 变为 0。如果与 $PE(t)$ 相比, 也将 S1 部分上的脉冲噪声考虑进去的 $PE(t)$ 小于 R_i 就校验该条件:

$$P'_E(t) = \frac{1}{2} \left[P_E(t) + \frac{C_{M-m,M}(t)}{C_{M-m,M}(t) + C'_{M-m,M}(t)} \right]$$

如果阈值 R_i 增加:

在 1 和 m 之间寻找最大整数值, 以便 $RdCM-K,M(t) \leq CM,M(t)$ 。

如果存在 K , 电路 435 发出命令将 T 减少持续时间 $K\tau$ 。如果不存在, 在 1 和 $M-m$ 之间寻找最小整数 k , 以便 $Rc.CM,M-k(t) \leq CM,M(t)$ 。

Rd 和 Rc 为接收器的配置参数。

如果 k 存在, 电路 435 发出命令将 T 增加持续时间 $K\tau$ 。如果不存在, 重新检测阈值 Rd 。如果不存在, 重新检测阈值 R_i 。

上面描述的方法允许延迟 T 的最佳调整因为发送装置 100 和接

收装置 110 的集合设计为具有由链路上的用户观察的发送性能为特征的值(T_i, R_i, R_d, R_c)。这样的方法显然适用于发送装置 200 和接收装置 210 的集合。

说 明 书 附 图

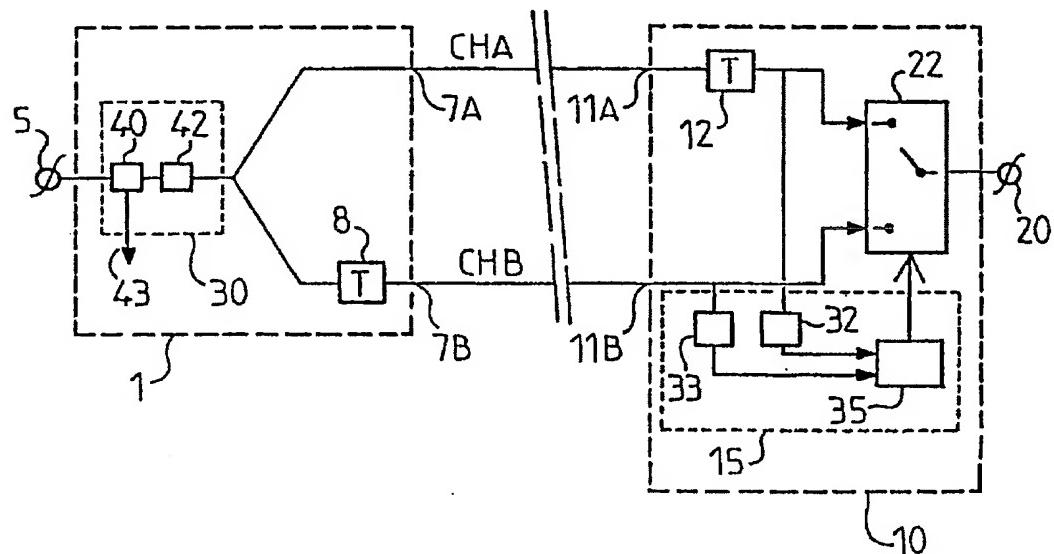
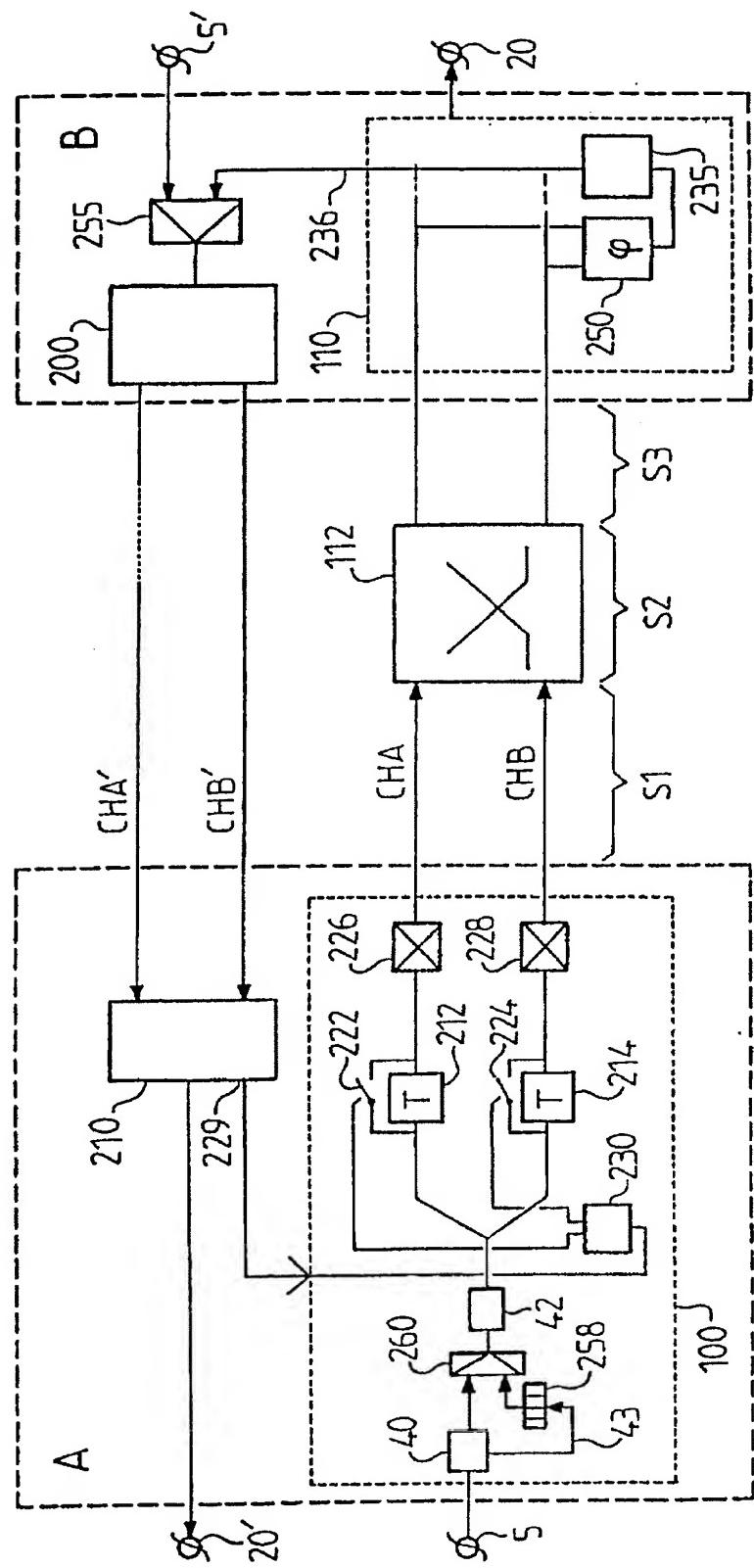


图 1



2

图 3

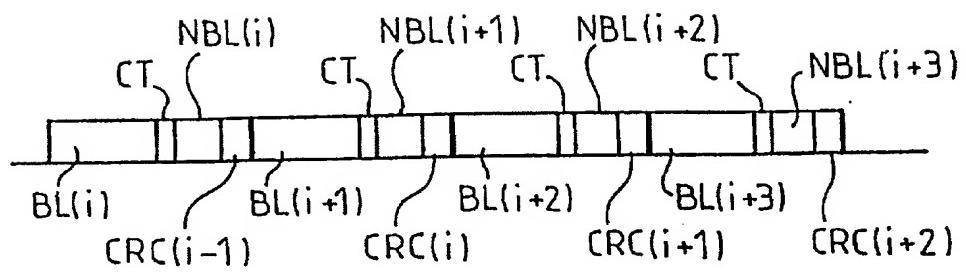


图 4

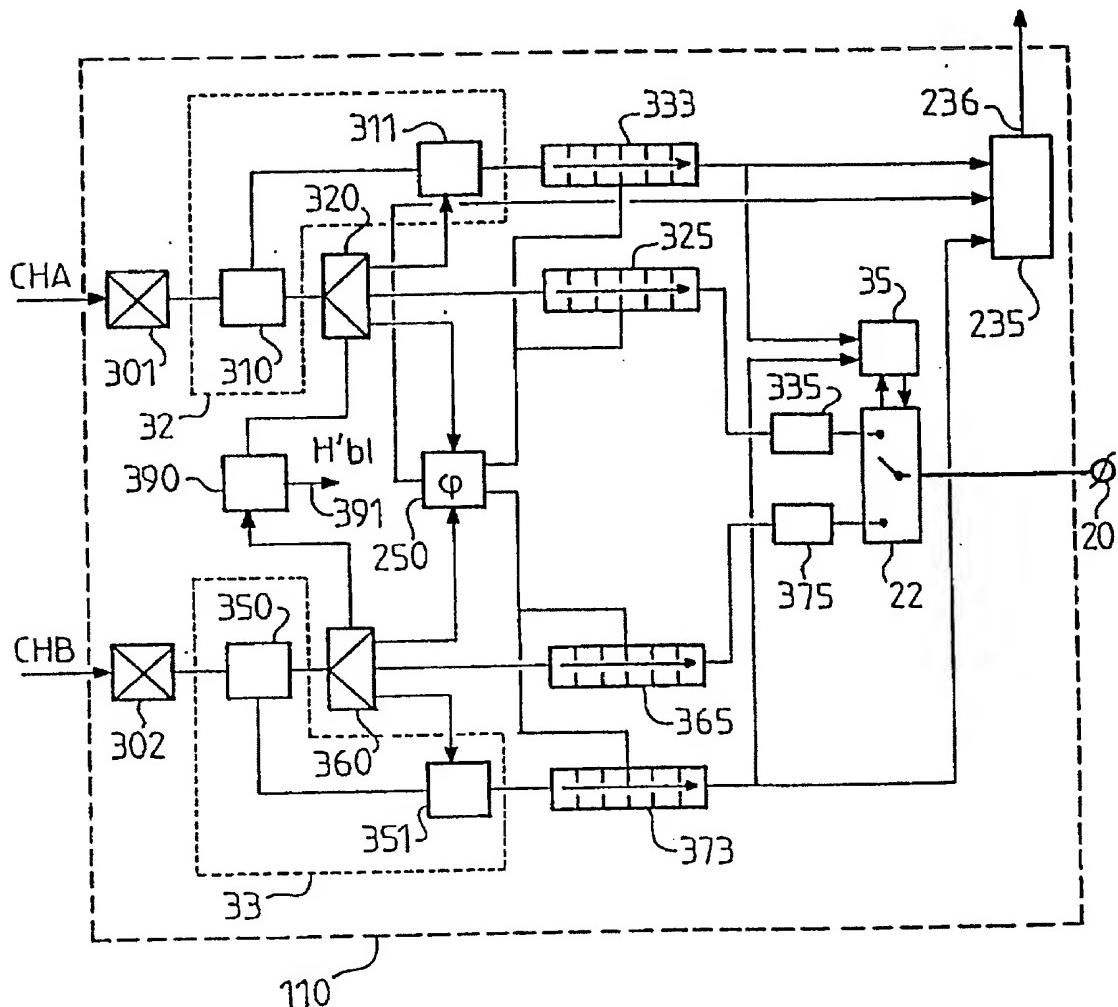


图 5

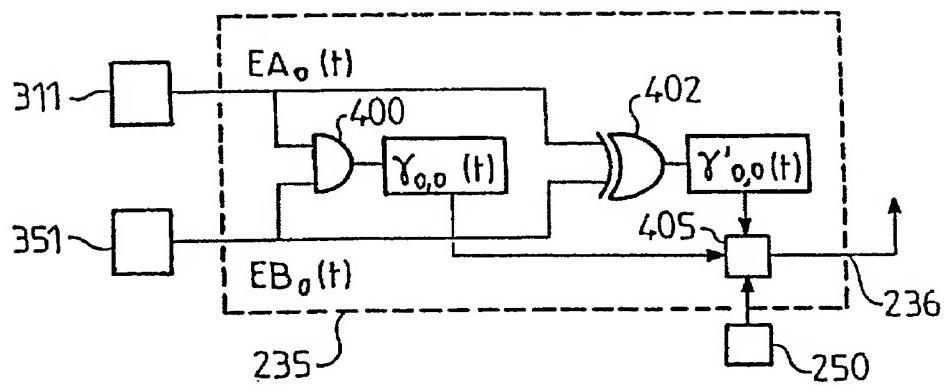


图 6

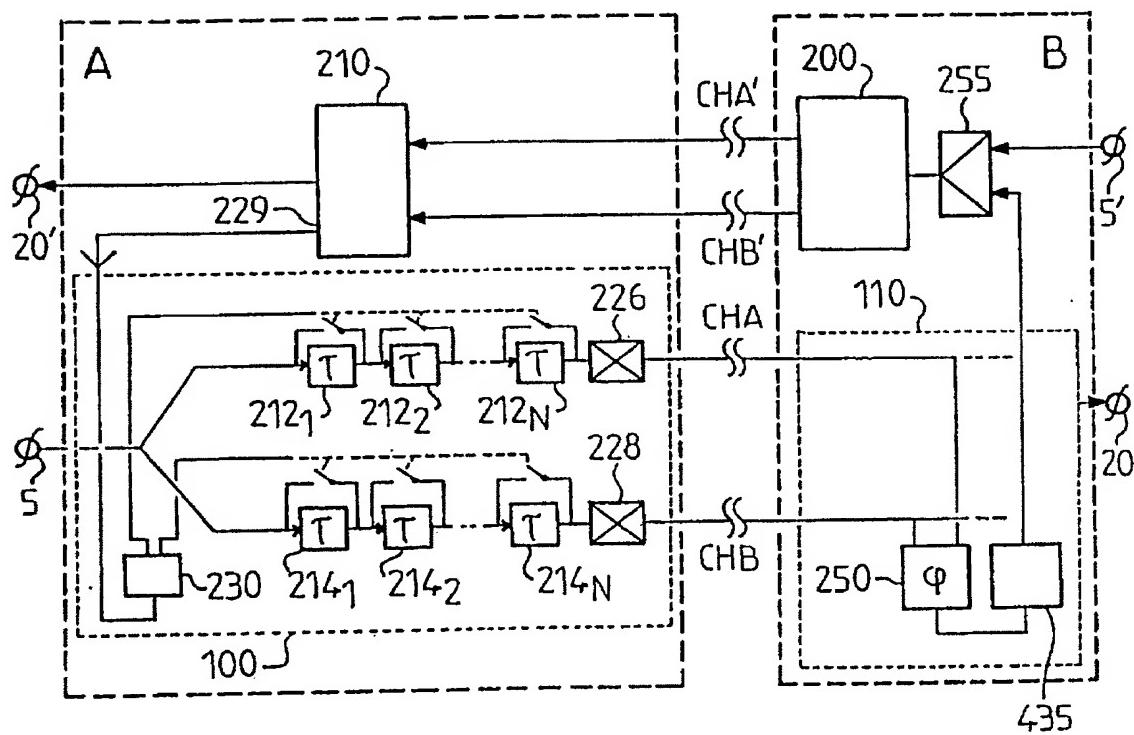


图 7

